

(様式 11)

平成 25 年 8 月 19 日

学 位 論 文 審 査 要 旨 (課程博士)

東京農工大学大学院工学府長 殿

審査委員 主査	中條 拓伯	印
副査	藤田 欣也	印
副査	金子 敬一	印
副査	中森 眞理雄	印
副査	藤波 香織	印

学位申請者	電子情報工学 専攻 平成 20 年度入学 学籍番号 08834302
	氏 名 太田 淳
申請学位	博 士 (工学)
論文題目	Dalvik アクセラレータ: Android 端末における Java アプリケーションの高速実行機構 Dalvik Accelerator: a Hardware Mechanism to Accelerate Java Applications on an Android Device
論文審査要旨 (2000 字程度)	
<p>本論文では, Android アプリケーションの高速実行を実現する機構として, Dalvik VM が実行する「Dalvik バイトコード」を入力し, プロセッサの命令セットに変換する「Dalvik アクセラレータ」, 演算対象である Dalvik レジスタのロード・ストア削減機構「DRMT (Dalvik Register Map Table)」, Dalvik アクセラレータと Dalvik VM 間のモード遷移コストを削減する機構を提案した. 第 1 章「緒言」では, Dalvik VM の実行速度には課題があることを述べた. 現在の Dalvik VM は Java VM に比べて高速化手法に乏しく, 動作速度を向上させる意義があることを述べた. それを踏まえ, ハードウェアにより Android アプリの実行バイナリである Dalvik バイトコードを直接実行する, Dalvik バイトコード・アクセラレータを提案, その有効性を示すことを本論文の目的として設定した. 第 2 章「Java VM」では, Java VM の動作について述べた. Java においてはすでに高速化手法が複数存在している. 本論文で実装する手法を紹介する手前, Java VM の内部アーキテクチャ, 動作原理について紹介した. 第 3 章「Java における高速化手法」では, 既存の Java VM における高速化手法を述べた. 各実装方式のうち, プロセッサ内部に組み込む制御共有型の「Jazelle DBX」が回路規模の目安となるゲート数が少なく, 組み込み機器向けに適していることを挙げた.</p>	

論文審査要旨

第4章「Dalvik アーキテクチャ」では、Dalvik VM の内部アーキテクチャ、動作、Dalvik バイトコードについて述べた。Dalvik VM はレジスタベースの VM であり、VM が実行するバイナリも Java とは異なる。章末にて Java VM との相違点を示し、Dalvik VM の高速化手法がまだ不十分であることを述べた。第5章「Dalvik バイトコード・アクセラレータ」では、本論文で提案するアクセラレータの仕様と動作を述べた。まず、Jazelle DBX を基として、実装対象のプロセッサ・パイプラインのフェッチ・ステージとデコード・ステージの間に、Dalvik デコーダを搭載することを示した。Dalvik デコーダは、Dalvik バイトコードをデコードしプロセッサのネイティブ・コードに変換する。続いて Dalvik デコーダの内部構造と、どのようにして Dalvik バイトコードを入力、変換し、ネイティブ・コードを生成する過程を述べた。第6章「DRMT」では、Dalvik VM やバイトコード・アクセラレータの生成する命令には、主記憶とレジスタ間のロード・ストアの無駄が生じていることと、問題の解決手法として DRMT を用いる手法について述べた。DRMT により複数の Dalvik バイトコードを跨いで、ロードした Dalvik レジスタを物理レジスタに保持する。そして DRMT により Dalvik レジスタのロード・ストアを削減する動作例を示した。

第7章「遷移コストの削減機構」では、Dalvik バイトコード・アクセラレータと Dalvik VM の間で実行モードの遷移が発生する際、大きなサイクルを要していることを示した。これは Dalvik バイトコード・アクセラレータの性能向上を損ねる。これに対し、アクセラレーション可能、不可能なバイトコードの連続を予測し、モード遷移を減らす、高速に各モードが用いるレジスタを切り替えるレジスタウィンドウを提案、評価した。

第8章「プロセッサシミュレータ上での Android 実行」では、Dalvik バイトコード・アクセラレータを実装し、性能を評価する環境として用いるプロセッサシミュレータ「SimMips」について、その概要とアクセラレータを搭載するのに必要な変更を述べた。変更を加えた SimMips 上でベンチマーク・プログラムを実行し、実際の携帯端末向けプロセッサに近い特性あることを示した。第9章「評価」では、本論文で示したアクセラレータならびに DRMT について、高効率な命令生成を評価しその結果を述べた。評価は2種類行った。1つ目は DRMT により Dalvik バイトコードから、不必要な Dalvik レジスタのロード・ストアが削減されているか評価した。2つ目はアクセラレータが生成した命令について JIT と比較し、効率的な命令生成が行われているかを評価した。

第10章「結論」では、本論文の結論を述べた。まずアクセラレータならびに DRMT により、VM や JIT に比べより効率的な命令生成が行われる要因を述べた。次に今後の展望として、SimMips やハードウェアへのアクセラレータの実装の可能性と、それにより得られる評価について述べた。

着実にシステムを実装し、実験評価を行ったことについては、情報処理学会コンピュータサイエンス領域奨励賞を受賞したことから、研究の意義は大きく、東京農工大学博士(工学)の学位を授与する論文に足るものであると、審査委員一同が判断した。